



Załącznik nr 5

Centralny nr postępowania CRZP/749/009/D/09

Gdańsk, dnia 08.09.2009

OGŁOSZENIE O PRZETARGU NIEOGRANICZONYM

o wartości poniżej/powyżej* 206 000 euro
(tablica ogłoszeń, strona Internetowa zamawiającego)

Zamawiający:

Politechnika Gdańska

80-233 Gdańsk, ul. Gabriela Narutowicza 11/12, woj. pomorskie

Nazwa jednostki organizacyjnej: Wydział Elektroniki, Telekomunikacji i Informatyki
Politechniki Gdańskiej

80-233 Gdańsk, ul. Narutowicza 11/12, tel. +48 58 348 61 52,

e-mail: baguslawa.litwinska@eti.pg.gda.pl

ogłasza przetarg nieograniczony na:

Dostawę oprogramowania na wyposażenie stanowisk stażowych dla projektu „WiComm Transfer – transfer wiedzy i wzmocnienie powiązań sfery nauki z przedsiębiorstwami branży ICT/ETI poprzez system staży” realizowanego w ramach Działania 8.2.1 Program Operacyjny Kapitał Ludzki.

(CPV: 48321000-4)

Wielkość lub zakres zamówienia:

Zamawiający **dopuszcza** składanie ofert częściowych na poszczególne, wyodrębnione części zamówienia A i B.

Część A

L.p.	Opis	Ilość szt.
1.	Altium Designer Summer 09 lub równoważny	1

W opisie przedmiotu zamówienia Zamawiający użył nazw handlowych w celu określenia standardu zamawianego oprogramowania z uwagi na fakt, iż oprogramowanie Altium Designer jest kompletnym zestawem narzędzi do realizacji projektów PCB, FPGA oraz oprogramowania wbudowanego dla systemów mikroprocesorowych.

Posiada on unikatowe cechy oraz funkcjonalność niezbędną do realizacji przewidzianych w projekcie „WiComm Transfer” stanowisk stażowych. Zamawiający dopuszcza składanie ofert równoważnych. Przez oprogramowanie równoważne Zamawiający będzie rozumiał oprogramowanie o parametrach nie gorszych od oprogramowania wskazanego w opisie przedmiotu zamówienia, spełniające wskazane poniżej funkcje:

- rysowanie schematów układów
- symulacja układów za pomocą symulatora spice (wbudowanego)
- bogate biblioteki elementów
- możliwość łatwego tworzenia własnych bibliotek elementów



- narzędzia do tworzenia raportów BOM
- narzędzia do kontroli ERC (Electrical Rules Control)
- rozbudowane narzędzie do definiowania i kontrolowania reguł projektowych na PCB (DRC)
- symulacja signal integrity (na PCB za pomocą prostego modelu elektromagnetycznego)
- narzędzie do generacji plików produkcyjnych (Gerber i NCdrill)
- narzędzie do przeglądania i edycji plików produkcyjnych
- kreator automatyczny upraszczający tworzenie obudów (footprint) nowych elementów
- kontrola LvS, czyli layout vs. schematic, innymi słowy, narzędzie DRC sprawdza poprawność połączeń na PCB w porównaniu ze schematem.
- narzędzie do automatycznego trasowania połączeń zgodnie z regułami projektowymi (które uwzględniają także zagadnienia signal integrity)
- integracja w sobie narzędzia do tworzenia i edycji: schematów, PCB, FPGA i plików produkcyjnych (CAM)
- współpraca z FPGA wszystkich, większych producentów (Xilinx, Altera, Actel)
- pełna integracja z projektem wewnątrz (VHDL/Verilog) jak i na zewnątrz (PCB) FPGA, w tym narzędzie Pin Swapping, które umożliwia automatyczną zmianę połączeń wewnątrz FPGA tak, aby ułatwić prowadzenie połączeń na PCB
- tworzenie widoku 3D płytek PCB;
- wbudowany symulator SPICE obwodów, symulator signal integrity oraz, symulator HDL dla układów tworzonych w FPGA;
- integracja w sobie narzędzia do projektowania Hardware (schematy, PCB + HDL) i software (C);
- jedna przestrzeń robocza dla wszystkich narzędzi (workspace);
- narzędzie umożliwiające tworzenie wzorów z gotowych fragmentów danego projektu, które potem mogą być wykorzystane w innych projektach;
- powiązanie ze sobą dokumentów schematów, PCB, plików produkcyjnych i rysunków do dokumentacji (w PDF) i ich automatyczna aktualizacja w wypadku zmian w projekcie;
- automatyczna aktualizacja designators elementów, co pozwala na uniknięcie wielu błędów;
- edycja reguł projektowych dla PCB w dokumencie schematu;
- możliwość dopasowania PCB do obudowy w edytorze 3D;

Część B

L.p.	Opis	Ilość szt.
1.	IAR Embedded Workbench for 8051	1
2.	IAR Embedded Workbench for MSP430	1

W opisie przedmiotu zamówienia Zamawiający użył nazw handlowych z uwagi na fakt, iż kompilatory IAR są kompatybilne z oprogramowaniem stosu protokołów ZigBee firmy Z-Stack, który będzie używany do realizacji jednego z demonstratorów nowych technologii w ramach projektu „WiComm Transfer”.

Do demonstratorów nowych technologii będą używane między innymi transceivery, mikrokontrolery oraz stos protokołów ZigBee Z-Stack firmy Teras Instruments. Oprogramowanie stosu protokołów Z-Stack (specyfikacja ZigBee 2006, ZigBee 2007 PRO) zostało zaprojektowane i przetestowane przy użyciu kompilatorów firmy IAR Systems. Dla

układu scalonego SoC (System on Chip) CC2430/2431 i CC2530 wymagane jest używanie kompilatora "IAR Embedded Workbench for 8051". Przy korzystaniu z zestawu: mikrokontrolera firmy Texas Instruments z rodziny MSP430 oraz transceivera CC2420/CC2520 wymagane jest używanie kompilatora "IAR Embedded Workbench for MSP430".

Nie dopuszcza się/~~dopuszcza się~~* składania ofert wariantowych.

~~Nie dopuszcza się/~~ dopuszcza się* składanie ofert częściowych.

Specyfikację istotnych warunków zamówienia (cena: 0 zł) można odebrać w siedzibie zamawiającego, Politechnika Gdańska Wydział Elektroniki, Telekomunikacji i Informatyki, 80-233 Gdańsk ul. Narutowicza 11/12, pok. 114.

Adres strony internetowej, na której dostępna jest SIWZ: www.dzp.pg.gda.pl

Miejsce realizacji zamówienia: Politechnika Gdańska Wydział Elektroniki, Telekomunikacji i Informatyki, ul. Narutowicza 11/12, 80-233 Gdańsk, pok. 114.

Termin wykonania zamówienia: do 4 tygodni od dnia podpisania umowy.

W przetargu mogą wziąć udział wykonawcy spełniający warunki :

O udzielenie zamówienia mogą ubiegać się wykonawcy, którzy:

- posiadają uprawnienia do wykonywania określonej działalności lub czynności, jeżeli ustawy nakładają obowiązek posiadania takich uprawnień
- posiadają niezbędną wiedzę i doświadczenie oraz dysponują potencjałem technicznym i osobami zdolnymi do wykonania zamówienia lub przedstawia pisemne zobowiązanie innych podmiotów do udostępnienia potencjału technicznego i osób zdolnych do wykonania zamówienia
- znajdują się w sytuacji ekonomicznej i finansowej zapewniającej wykonanie zamówienia
- nie podlegają wykluczeniu z postępowania o udzielenie zamówienia z art. 24 ustawy PZP.

Opis sposobu dokonywania oceny spełniania tych warunków:

Ocena spełnienia warunków udziału w postępowaniu dokonana zostanie zgodnie z formułą spełnia – nie spełnia, w oparciu o informacje zawarte w wymaganych dokumentach i oświadczeniach.

Z treści załączonych dokumentów musi wynikać jednoznacznie, iż warunki Wykonawca spełnia.

Wadium:

Zamawiający nie wymaga wniesienia wadium.

Kryteria oceny ofert i ich znaczenie:

1. cena - 100 %

Oferty należy składać w Biurze Wydziału Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej, ul. Narutowicza 11/12, 80-233 Gdańsk, pok. 127.

Termin składania ofert upływa dnia 18.09.2009 o godzinie 12:00

Otwarcie ofert nastąpi dnia 18.09.2009 o godzinie 12:30 w Sali Konferencyjnej Wydziału Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej, ul. ul. Narutowicza 11/12, 80-233 Gdańsk, pok. 122.

Termin związania ofertą wynosi 30 dni.



Zamawiający ~~zamierza~~/ nie zamierza* zawrzeć umowy ramowej.
Zamawiający ~~zamierza~~/ nie zamierza* ustanowić dynamicznego systemu zakupów.
Zamawiający ~~przewiduje~~/ nie przewiduje* dokonać wyboru oferty z zastosowaniem aukcji elektronicznej.
Zamawiający nie przewiduje zamówień uzupełniających, o których mowa w art.67 ust.1 pkt.7

Uprawnieni do kontaktów z wykonawcami:
Bogusława Litwińska, tel. +48 58 348 61 52 , w godz. 8:00 – 14:00

Pozostałe informacje:.....

Data zamieszczenia ogłoszenia w Biuletynie Zamówień Publicznych: 08.09.2009

DZIEKAN

dr hab. inż. Krzysztof Goczyła
prof. nadzw. PG

.....
(podpis osoby uprawnionej)

* - niepotrzebne skreślić